

CENTRAIS TELEFÔNICAS HDL

Diagrama de Sinais



Processamento e Controle

Microcontrolador 80C251: Placa CPU HDL 80P / HDL 368P / HDL 4-12
Microcontrolador 80C32: Placa de Voz / Terminal Inteligente

Frequência do Clock: 11,0592MHz;

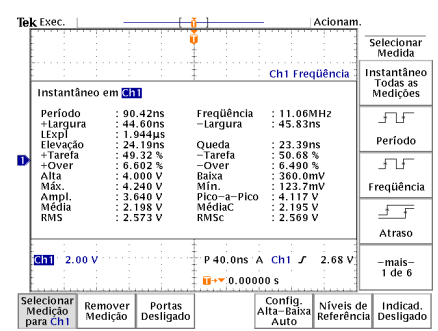
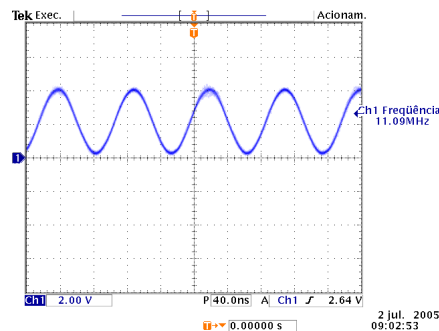
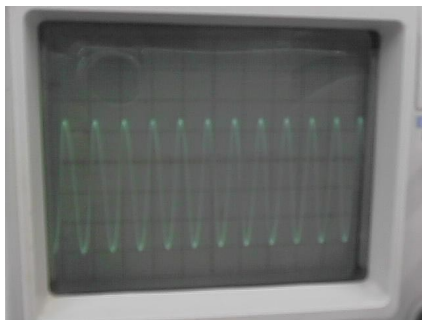
Divisão interna por 4: aproximadamente 2,7648MHz (2.764.800 instruções por segundo);

Observação: o 80C251 é aproximadamente 2,5 vezes mais rápido que o 80C32.

A Figura 1 a seguir mostra o pulso de clock do cristal de 11,0592MHz. Esta foto foi tirada num osciloscópio de 20 MHz com base de tempo ajustada para 1 microsegundo, escala de tensão ajustada para 1 Volt /divisão e sinal com magnitude 10 de ampliação. O período medido foi de aproximadamente $0,9 \times 1 \times 10^{-6}$.

Utilizando a fórmula F (frequência) = $1 / T$ (período), teremos a seguinte medição:

$$F = \frac{1}{0,9 \times 1 \times 10^{-6}} \times 10 \text{ (MAG)} = 1,1111 \times 10^6 \times 10 = \text{aproximadamente } 11,1 \times 10^6 = \text{aproximadamente } 11,1\text{MHz}$$



CARACTERÍSTICAS DO 80C251:

- Microcontrolador de 8 / 16 bits com 1k de memória interna (usada para tratamento do software).

- Capacidade de Endereçamento:

256k: 128k de Memória de Dados (RAM) + 128k de Memória de Programas (EPROM).

- CPU HDL 80P e CPU HDL 368P:

Endereça 128k: 64k de Memória de Dados (RAM) + 64k de Memória de Programas (EPROM) (A16 da RAM em "0").

- CPU HDL 4-12:

Endereça 64k: 32k de Memória de Dados (RAM) + 32k de Memória de Programas (EPROM) (A15 e A16 da RAM em "0").

NOMENCLATURAS:

RAM: Random Access Memory (memória de acesso aleatório).

EPROM: Erasable Programmable Read Only Memory (memória apagável e programável apenas de leitura)

ALE: Address Latch Enable (latch habilitador de endereço)

RD: Read (leitura)

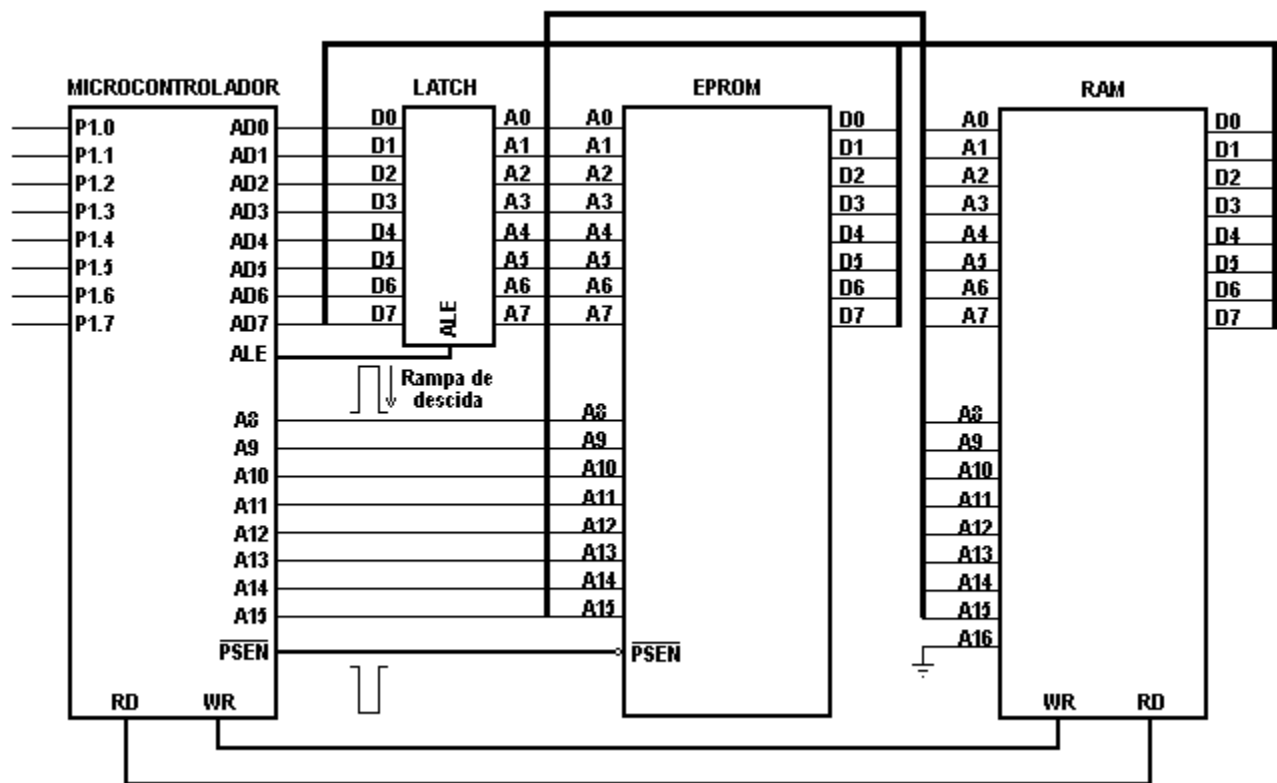
WR: Write (escrita)

POSIÇÃO DE MEMÓRIA = ENDEREÇO

| | A | B | C | D | E | F | | bit0 | bit1 | bit2 | bit3 | bit4 | bit5 | bit6 | bit7 |
|---|----|----|----|----|----|----|------------|------|------|------|------|------|------|------|------|
| 0 | E1 | E2 | E3 | E4 | E5 | E6 | ----- E"n" | DO | D1 | D2 | D3 | D4 | D5 | D6 | D7 |
| 1 | .. | .. | .. | .. | .. | .. | | | | | | | | | |
| 2 | .. | .. | .. | .. | .. | .. | | | | | | | | | |
| 3 | .. | .. | .. | .. | .. | .. | | | | | | | | | |
| 4 | .. | .. | .. | .. | .. | .. | | | | | | | | | |
| 5 | .. | .. | .. | .. | .. | .. | | | | | | | | | |

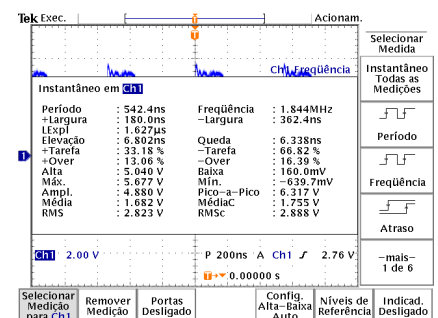
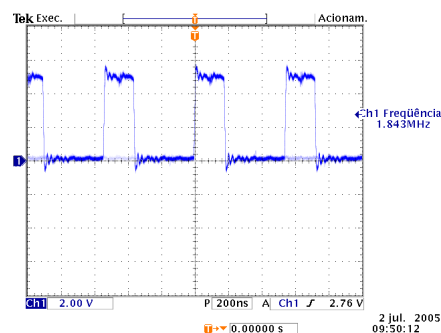
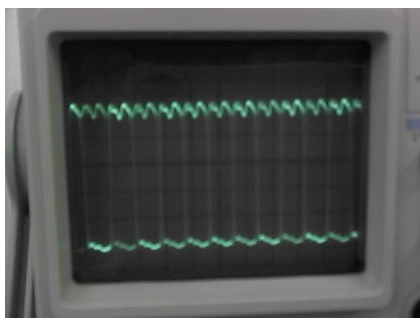
2^{15} Posições = 32.768 combinações (32k)
 2^{16} Posições = 65.536 combinações (64k)
 8 bits = 1 byte

ARQUITETURA DE PROCESSAMENTO:



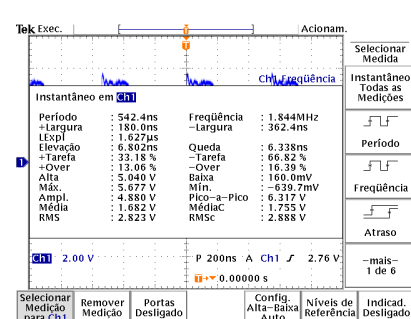
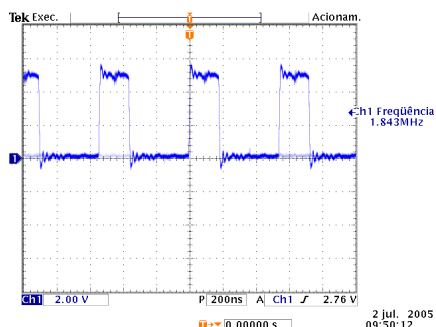
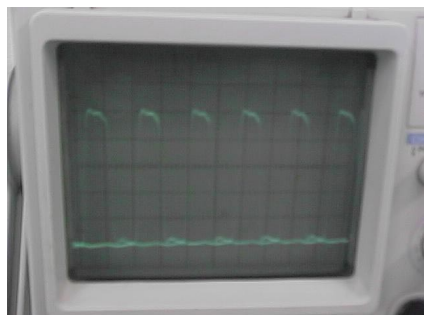
SINAL PSEN :

Este sinal tem por função habilitar a leitura dos dados da Eprom pelo microcontrolador e executar as instruções das rotinas de software gravadas nesta memória.

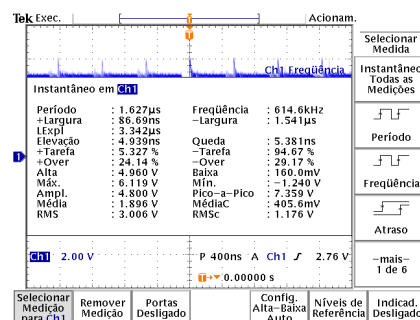
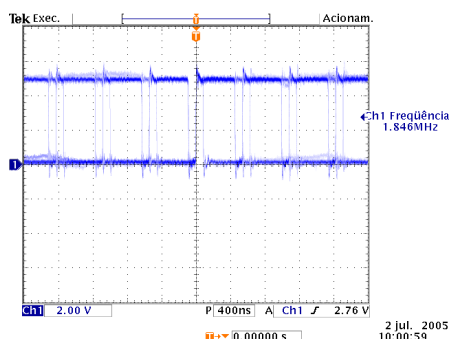
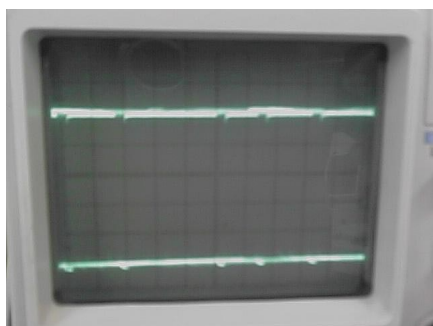


SINAL ALE (Adress Latch Enable):

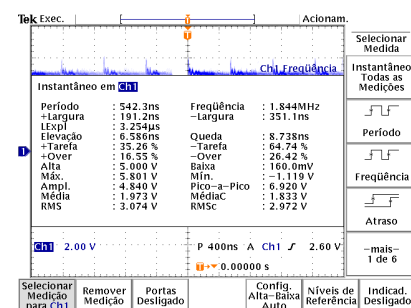
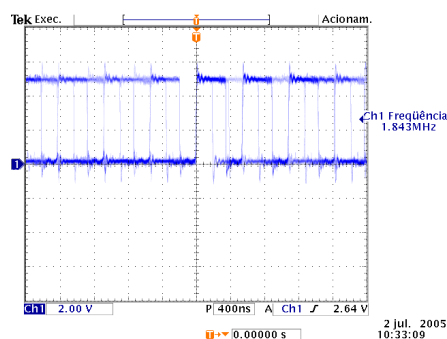
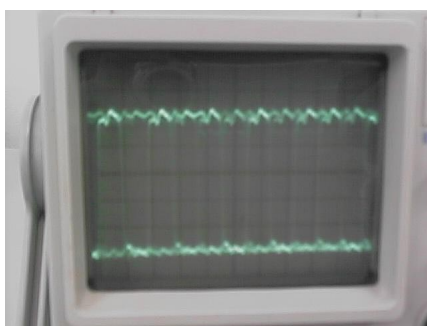
Este sinal tem por função “travar” os endereços durante a “rampa de descida” (A0 até A7) na saída do Latch 74HC373 provenientes das portas (P0.0 até P0.7) do microcontrolador (AD0 até AD7). Estes 8 bits irão compor o barramento de endereço juntamente com A8 até A15. Esta composição será utilizada para endereçar o “byte” do barramento de dados (D0 até D7) a ser lido na EPROM ou lido e/ou escrito na RAM.



SINAL DE ENDEREÇO (Exemplo: A7):



SINAL DE DADOS (Exemplo: D7):



CIRCUITO "WATCH DOG":

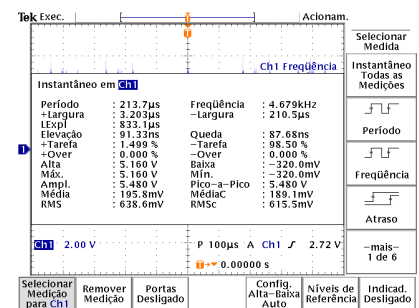
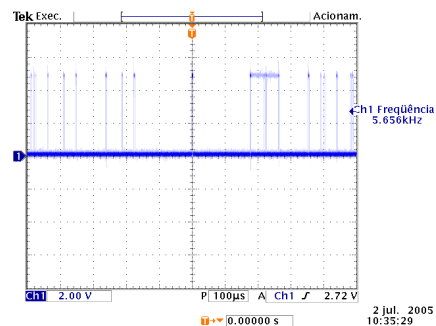
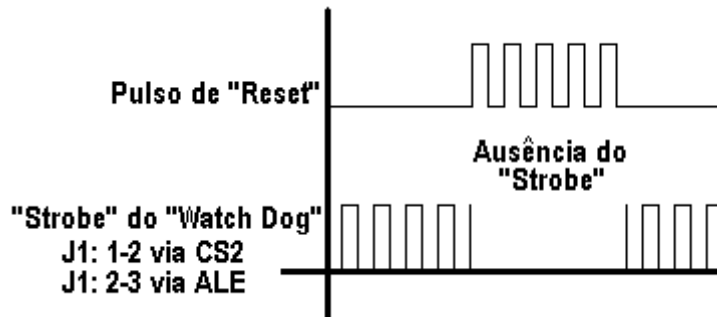
J1 (1-2) Pulso CS2 pulsante. Em caso de não haver sinal, o CI5 (DS1232) irá gerar um pulso de "reset".

Possui função "brown-out": sensor de nível de tensão (mínimo de 4,25V).

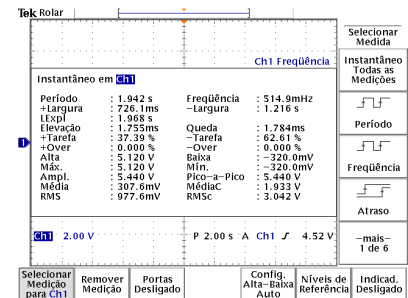
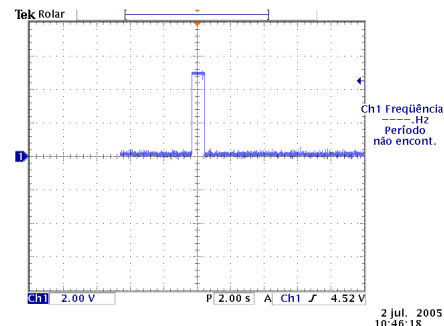
Ao se curto-circuitar o Jumper J3, será provocado o "reset" (inicialização) da central.

A saída RST (pino 5) é utilizada para inicializar o microcontrolador;

A saída RST\ (pino 6) é utilizada para saturar a base do transistor T1. Enquanto o "Watch Dog" estiver recebendo o sinal de "strobe", este pino permanece em "nível alto", saturando T1 e equalizando os sinais GND_RAM e GNDd. Durante o pulso de "reset" este sinal permanece em "nível baixo" equalizando somente o GND_RAM com o VSS da Memória RAM 6281000 (CI3) e do Chip de Relógio - RTC HT1381 (CI4).



Reset (redefinir, reiniciar, recomeçar): ao inicializar sistemas, todos os pinos ficam em estado "1".

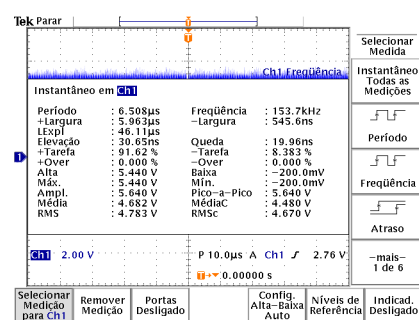
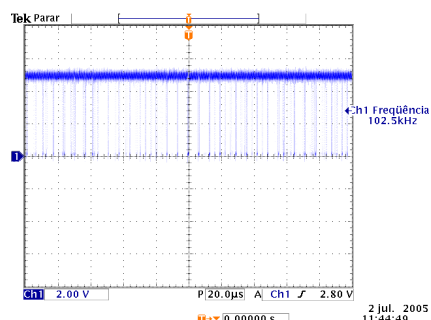


OP CODE: operation code (código de operação) - EPROM gera para o microcontrolador

TABELA DE ESCRITA E LEITURA DAS MEMÓRIAS:

| | MEMÓRIA DE PROGRAMA (EPROM) | MEMÓRIA DE DADOS (LEITURA) (RAM) | MEMÓRIA DE DADOS (ESCRITA) (RAM) |
|---------------------|---|---|---|
| ALE | pulso ALE (trava endereço na rampa de descida do 373) | pulso ALE (trava endereço A0-A7 na rampa de descida do 373) | pulso ALE (trava endereço A0-A7 na rampa de descida do 373) |
| PSEN\ | "0" copia dado da EPROM para o microcontrolador | em "1" | em "1" |
| RD | | RD | |
| WR | | | WR |
| DADOS (D0 a D7) | byte de dados da EPROM é lido pelo microcontrolador | byte de dados da RAM é lido pelo microcontrolador | byte de dados da RAM é escrito pelo microcontrolador |
| ENDEREÇO (A8 a A15) | endereço A0 a A15 | endereço A0 a A15 | endereço A0 a A15 |

Sinal RD\ (Read): sinal de leitura.



Sinal WR\ (Write): sinal de escrita.

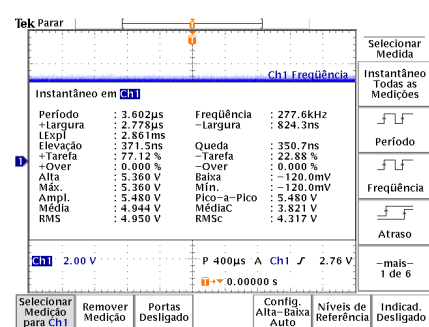
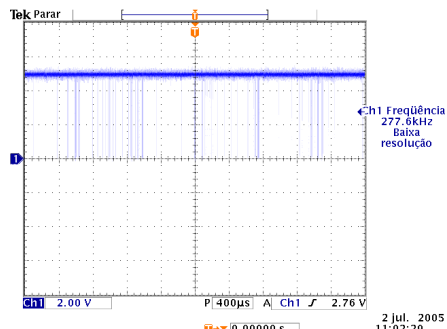
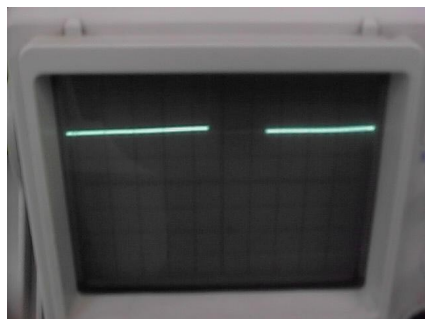


TABELA DE ENDEREÇAMENTO DAS PLACAS DA CENTRAL (Chip Select): gera os sinais PL0 a PL31 (74HC138).

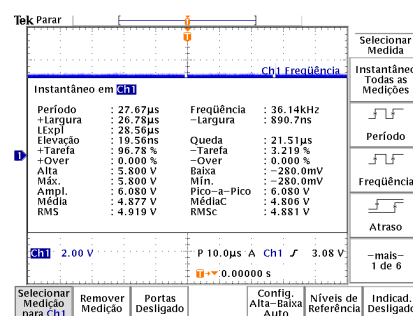
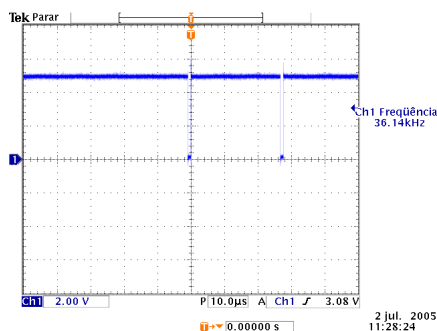
| | |
|------|----------|
| A | Y0 = PL0 |
| B | Y1 = PL1 |
| C | Y2 = PL2 |
| | Y3 = PL3 |
| G1 | Y4 = PL4 |
| G2A\ | Y5 = PL5 |
| G2B\ | Y6 = PL6 |
| | Y7 = PL7 |

CI11 - PL0 a PL7
 CI16 - PL8 a PL15
 CI21 - PL16 a PL23
 CI6 - PL24 a PL31

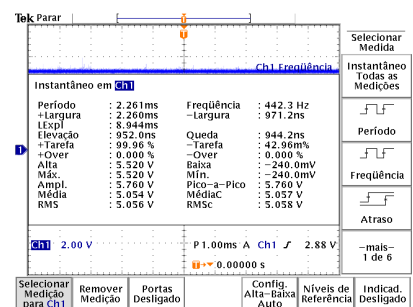
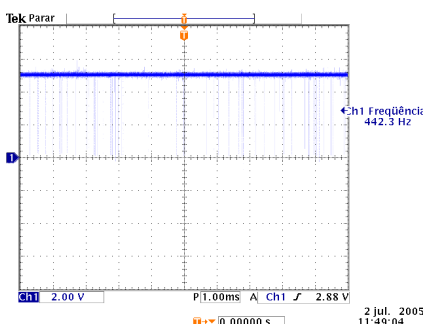
| C | B | A | Saída |
|---|---|---|-------|
| 0 | 0 | 0 | PL0 |
| 0 | 0 | 1 | PL1 |
| 0 | 1 | 0 | PL2 |
| 0 | 1 | 1 | PL3 |
| 1 | 0 | 0 | PL4 |
| 1 | 0 | 1 | PL5 |
| 1 | 1 | 0 | PL6 |
| 1 | 1 | 1 | PL7 |

SINAL PL0 (Chip Select do primeiro "slot"):

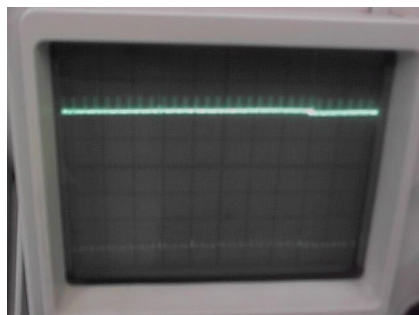
Este sinal tem por função habilitar a operação individual de cada placa da Central, permitindo realizar os comandos de leitura e escrita nas mesmas.



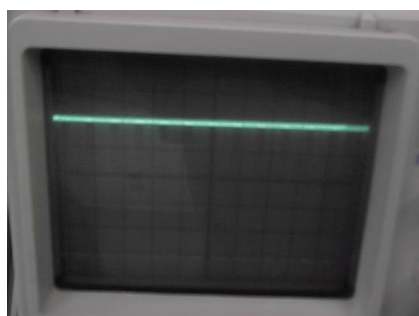
SINAL DE CONTROLE A8*:



SINAL DE CONTROLE A9B:



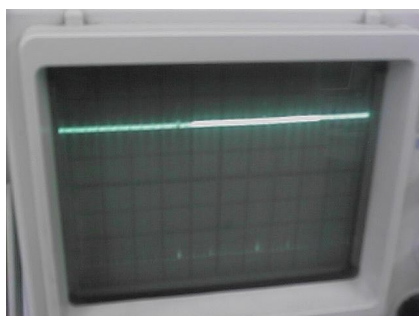
SINAL DE CONTROLE WRB:



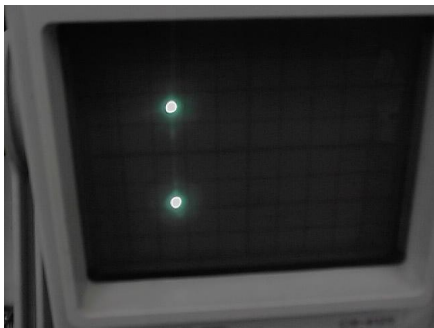
SINAL DE CONTROLE RDB:



SINAL DE CONTROLE D0B:



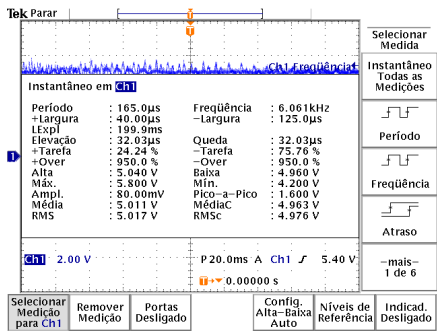
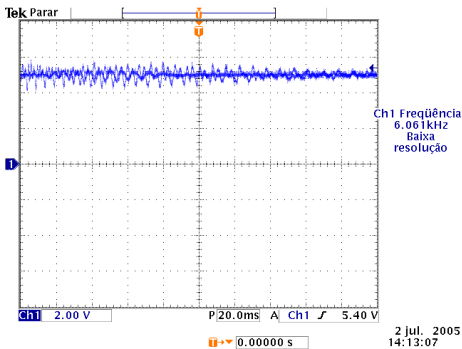
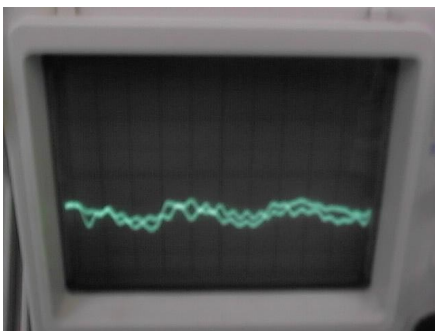
PULSO SERIAL TX2: exemplo de sinal serial gerado para o CTI a partir da colocação de um ramal no gancho.



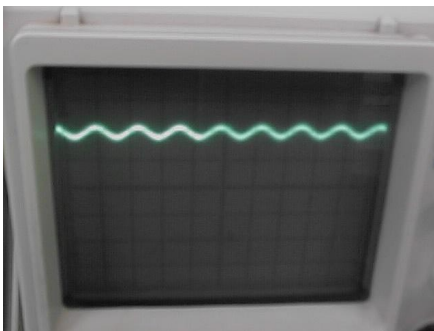
SINAL DO CRISTAL DO "CHIP" DE RELÓGIO HT1381 (RTC - Real Time Clock) - CI4 (32,76KHz):



SINAL SP+ do CI23 - Pino 14 ("Chip de Voz"): exemplo de sinal serial gerado pelo "Chip" de Voz durante a função "Hora Certa".



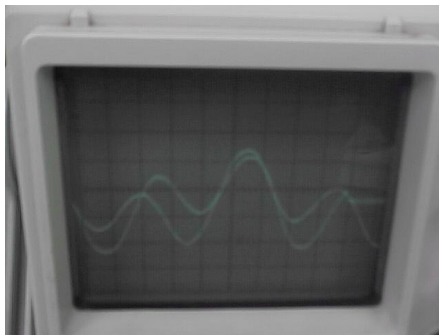
TOM DE 425Hz - Pinos 8 ou 14 (CI31):



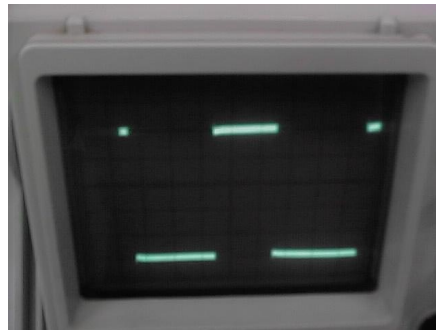
CRISTAL OSCILADOR DOS "CHIPS" DETECTORES E GERADOR DE MF - CI26 / CI25 / CI27 e CI29 (3,579545MHz):



SINAL DE MF DETECTADO NA ENTRADA GS (PINO 3) DO CI26 (MT8870) AO SE PRESSIONAR A TECLA "3":



SINAL "STD" DURANTE UMA DIGITAÇÃO:



SINAL "EST" DURANTE UMA DIGITAÇÃO:



MATRIZ DE COMUTAÇÃO DE ÁUDIO MT8816:

| | | | |
|---------|-----|-----|-----------|
| Ramal0 | X0 | Y0 | Tom 425Hz |
| | X1 | Y1 | Via 1 |
| | X2 | Y2 | |
| | X3 | Y3 | |
| | X4 | Y4 | |
| | X5 | Y5 | |
| | X6 | Y6 | |
| | X7 | Y7 | |
| Ramal15 | X8 | | |
| | X9 | AY0 | D1 |
| | X10 | AY1 | D2 |
| | X11 | AY2 | D3 |
| | X12 | | |
| | X13 | AX0 | D4 |
| | X14 | AX1 | D5 |
| | X15 | AX2 | D6 |
| | | AX3 | D7 |

$$2^3 = 8$$

$$2^4 = 16$$

Sinais de Controle: DATA (D0) / CS / STRB

É possível conectar qualquer Xn com qualquer Yn (inclusive com todos).

Exemplo: conectar X0 com Y0:

X0 Y0 Data
0 0 0 0 0 0 0 0(desliga) ou 1(liga)

| AX3 | AX2 | AX1 | AX0 | Seleção |
|-----|-----|-----|-----|---------|
| 0 | 0 | 0 | 0 | X0 |
| 0 | 0 | 0 | 1 | X1 |
| 0 | 0 | 1 | 0 | X2 |
| 0 | 0 | 1 | 1 | X3 |
| 0 | 1 | 0 | 0 | X4 |
| 0 | 1 | 0 | 1 | X5 |
| 0 | 1 | 1 | 0 | X6 |
| 0 | 1 | 1 | 1 | X7 |
| 1 | 0 | 0 | 0 | X8 |
| 1 | 0 | 0 | 1 | X9 |
| 1 | 0 | 1 | 0 | X10 |
| 1 | 0 | 1 | 1 | X11 |
| 1 | 1 | 0 | 0 | X12 |
| 1 | 1 | 0 | 1 | X13 |
| 1 | 1 | 1 | 0 | X14 |
| 1 | 1 | 1 | 1 | X15 |

| AY2 | AY1 | AY0 | Seleção |
|-----|-----|-----|---------|
| 0 | 0 | 0 | Y0 |
| 0 | 0 | 1 | Y1 |
| 0 | 1 | 0 | Y2 |
| 0 | 1 | 1 | Y3 |
| 1 | 0 | 0 | Y4 |
| 1 | 0 | 1 | Y5 |
| 1 | 1 | 0 | Y6 |
| 1 | 1 | 1 | Y7 |

MATRIZ DE COMUTAÇÃO DE ÁUDIO M22100:

A Matriz M22100 difere da MT8816 pois conecta os "X" com os "Y" conforme mostra a tabela a seguir:

| D | C | B | A | Seleção |
|---|---|---|---|---------|
| 0 | 0 | 0 | 0 | X1-Y1 |
| 0 | 0 | 0 | 1 | X1-Y2 |
| 0 | 0 | 1 | 0 | X1-Y3 |
| 0 | 0 | 1 | 1 | X1-Y4 |
| 0 | 1 | 0 | 0 | X2-Y1 |
| 0 | 1 | 0 | 1 | X2-Y2 |
| 0 | 1 | 1 | 0 | X2-Y3 |
| 0 | 1 | 1 | 1 | X2-Y4 |
| 1 | 0 | 0 | 0 | X3-Y1 |
| 1 | 0 | 0 | 1 | X3-Y2 |
| 1 | 0 | 1 | 0 | X3-Y3 |
| 1 | 0 | 1 | 1 | X3-Y4 |
| 1 | 1 | 0 | 0 | X4-Y1 |
| 1 | 1 | 0 | 1 | X4-Y2 |
| 1 | 1 | 1 | 0 | X4-Y3 |
| 1 | 1 | 1 | 1 | X4-Y4 |

DETECÇÃO E GERAÇÃO DE MF:

(combinação de frequências das linhas e colunas)

| 1209 | 1336 | 1477 | 1633 | Hertz |
|------|------|------|------|-------|
| 1 | 2 | 3 | A | 697 |
| 4 | 5 | 6 | B | 770 |
| 7 | 8 | 9 | C | 852 |
| * | 0 | # | D | 941 |